

PAT-NO: JP362277730A
DOCUMENT-IDENTIFIER: JP 62277730 A
TITLE: PRODUCTION UNIT FOR SEMICONDUCTOR
PUBN-DATE: December 2, 1987

INVENTOR-INFORMATION:

NAME
KUBOTA, TAKEHIKO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP61120475

APPL-DATE: May 26, 1986

INT-CL (IPC): H01L021/302

ABSTRACT:

PURPOSE: To improve the uniformity of the quantity of etching by changing a distance between a pair of oppositely faced electrodes and setting a peripheral section in size wider than a central section.

CONSTITUTION: In a plasma etching device with counter electrodes, an upper electrode 101 in the counter electrodes 101, 102 takes a downward projected curved shape, thus setting an outer-circumferential section inter-electrode distance 107 in size longer than a central-section inter-electrode distance 108. High frequency is applied to the upper electrode 101, the plasma of an etching gas is generated between the upper electrode and a grounded lower electrode 102, and the etching of the surface of an silicon substrate 103 is progressed. Since distances between the counter electrodes are set in size wider in electrode peripheral sections, the gas introduced from a gas introducing hole is easy to enter up to the central sections of the electrodes, thus homogenizing the etching gas in plasma generated between both electrodes, then displaying an effect in which the in-plane variation of an etching rate can further be reduced.

COPYRIGHT: (C)1987,JPO&Japio

⑪ 公開特許公報 (A) 昭62-277730

⑤Int.Cl.
H 01 L 21/302識別記号
厅内整理番号
C-8223-5F

④公開 昭和62年(1987)12月2日

審査請求 未請求 発明の数 1 (全3頁)

③発明の名称 半導体製造装置

②特願 昭61-120475
②出願 昭61(1986)5月26日

⑦発明者 久保田 武彦 東京都港区芝5丁目33番1号 日本電気株式会社内

⑦出願人 日本電気株式会社 東京都港区芝5丁目33番1号

⑦代理人 弁理士 菅野 中

明細書

1. 発明の名称

半導体製造装置

2. 特許請求の範囲

(1) エッティングガスの雰囲気内にてプラズマを発生させる一対の電極を備えた対向電極型プラズマエッティング装置において、一対の電極間距離を変化させ、電極の周辺部を中央部より広く設定したことを特徴とする半導体製造装置。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は半導体デバイスの製造装置、特に対向電極をもつプラズマエッティング装置の電極形状に関するものである。

[従来の技術]

従来、半導体デバイスの製造工程において、選択的に不要部分を除去する手段として薬液による湿式エッティングが行なわれていたが、デバイスの微細化にともない加工精度のすぐれたプラズマエッティング法が採用されるようになってきた。従

来のプラズマエッティング装置はこれを大別すると、バレル型と平板型とにわけられる。さらに平板型は対向電極型とダイオード型に分けられるが、これらの型式の中で加工精度が最も優れているのが対向電極型である。対向電極型エッティング装置は通常弗素系もしくは塩素系ガス (CF_4 , CCl_2F_2 , CCl_4 など) をエッティングガスとして用い、反応ガス圧力は $10^{-3} \sim 10^{-1}$ Torr で行なわれており、このタイプのエッティング装置はプラズマ電位と被エッティング物であるシリコン基板との電界の方向性が強いため、異方性エッティングができる。従来の対向電極型プラズマエッティング装置の構造を第3図に示す。第3図において、対向する上部電極301と下部電極302は互に平行に設置されており、対向する二つの電極301, 302間の距離304は一定である。303は被エッティング物、305はエッティングガスの導入方向、306は真空排気の方向である。この電極301, 302間距離を小さくすると、一般的に電界強さが増すために、エッティング速度は速くなる。通常の多数枚同時処理式エッティング装置

(バッチ装置)ではこの電極間距離は50mm前後となっている。しかしながら最近では高速エッティングのために電極間距離を5mm前後に狭めたナローギャップ型対向電極プラズマエッティング装置が用いられるようになってきた。

〔発明が解決しようとする問題点〕

上述した従来のナローギャップ型対向電極プラズマエッティング装置は電極間距離が狭いために、エッティングガスが電極の中心部まで充分に入り込まないため、エッティング量の均一性が極めて悪いという欠点がある。すなわち、電極周辺部ではエッティングが速く進み、電極の中心部ではエッティングが遅くなるという欠点がある。このため、実際のエッティング時間は中心部の遅いエッティング速度にあわせて決定する必要があり、周辺部ではオーバーエッチ状態となり、エッティングされた後の形状がデバイスの特性に不利なものとなる場合がある。

〔発明の従来技術の対する相違点〕

上述した従来のナローギャップ型対向電極プラ

ズマエッティング装置に対し、本発明は対向した二つの電極間の距離を中央部と周辺部とで異ならせるという独創的内容を有する。

〔問題点を解決するための手段〕

本発明はエッティングガス雰囲気内にてプラズマを発生させる一対の電極を備えた対向電極型プラズマエッティング装置において、相対する一対の電極間距離を変化させ、電極の周辺部を中央部より広く設定したことを特徴とする半導体製造装置である。

〔実施例〕

以下、本発明の一実施例を図により説明する。

〔実施例1〕

第1図は本発明の第1の実施例の断面図である。101 および 102 は対向する2つの電極、103 は被エッティング物であるシリコン基板、104 はエッティングガスの導入方向、105 は真空排気の方向、106 はこれらの構成要素を収納する真空チャンバーである。本実施例の対向する電極 101、102 のうち上部電極 102 は下に凸のわん曲形状をしてお

り、これによって外周部電極間距離 107 を中心部電極間距離 108 より長く設定したものである。対向電極のうち 102 は駆動機構により回転できるようにもよい。エッティングガスの導入及び真空排気は、本実施例ではそれぞれ1ヶ所としたが、必要に応じて多数設けてよい。上部の電極 101 には高周波を印加し、接地された下部電極 102 との間にエッティングガスのプラズマを発生させ、シリコン基板 103 の表面のエッティングを進行させる。

〔実施例2〕

第2図は本発明の第2の実施例の断面図である。101 はわん曲した上部電極であり、102 は下部電極、102～106 は第1の実施例と同じ構成要素であるので説明を省略する。207 は上部電極 101 の支持部であり、エッティングガスの導入孔を兼ねるため中空となっている。この実施例ではガス導入孔が上部電極 101 の中心にあり、かつ電極周辺部分の間隔が広くなっているために、新鮮なガスが効率よくウエハ全面に到達できるので、本発明の効果がより一層顕著になるという利点がある。

〔発明の効果〕

本発明は以上説明したように対向する電極間距離を電極周辺部で広く設定したことによりガス導入孔から導入されたガスが電極の中心部まで入るのが容易になるため、両電極間に発生するプラズマ中のエッティングガスが均質になり、エッティング速度の面内変動がより小さくできるという効果がある。特に中心部の電極間距離が5mm以下の場合に周辺部の電極間距離を10mm程度にすることによって周辺部のエッティング速度と中心部のエッティング速度の差を殆んど無くすることができる。さらに本発明によれば、電極周辺部での異常放電をも抑えることができるという副次的効果がある。

4. 図面の簡単な説明

第1図は本発明の第1の実施例を示す断面図、第2図は本発明の第2の実施例を示す断面図、第3図は従来技術を示す断面図である。

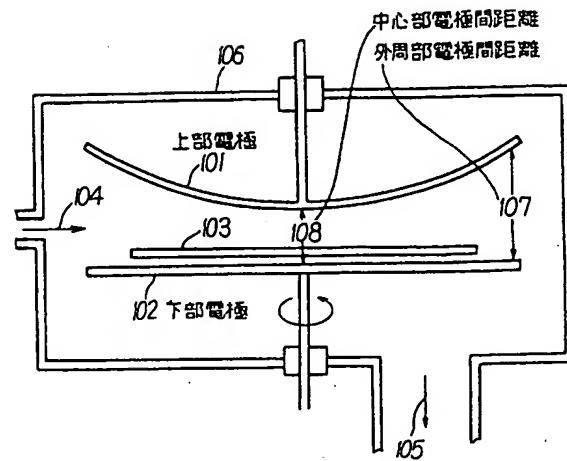
101…上部電極	102…下部電極
103…シリコン基板	104…ガス導入方向
105…真空排気方向	106…真空チャンバー

107…外周部電極間距離

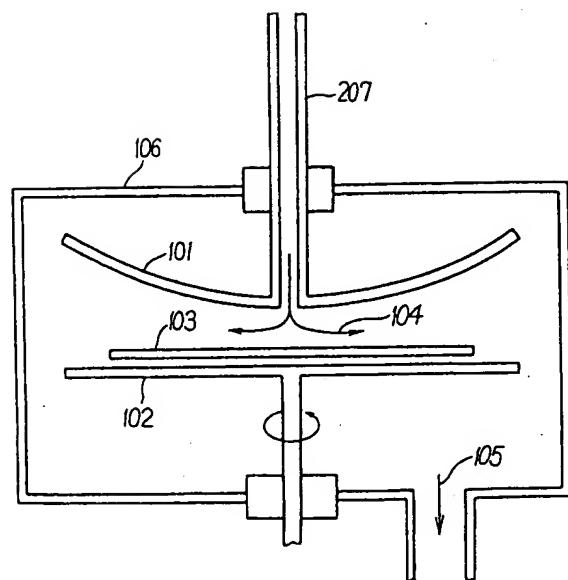
108…中心部電極間距離

特許出願人 日本電気株式会社

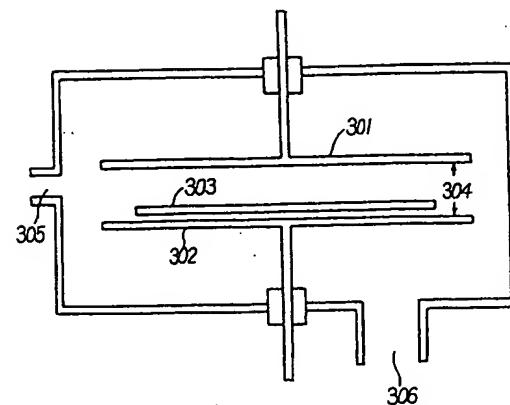
代理人 弁理士 菅野 中



第1図



第2図



第3図